

PAT-NO: JP02001148390A

DOCUMENT-IDENTIFIER: JP 2001148390 A

TITLE: METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE AND
SEMICONDUCTOR MANUFACTURING DEVICE USED THEREFOR

PUBN-DATE: May 29, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
KURATOMI, BUNJI	N/A
YAMADA, NOBUAKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP11328801

APPL-DATE: November 18, 1999

INT-CL (IPC): H01L021/56

ABSTRACT:

PROBLEM TO BE SOLVED: To improve yield by reducing adhesion of foreign matters to an external terminal of a semiconductor device, and simplify visual inspection after molding.

SOLUTION: This semiconductor device comprises a die bonding portion in which a semiconductor chip is mounted on a plurality of tape substrates, first and second wire bonding portions that connect a pad of the semiconductor chip and a substrate side electrode of the tape substrate which corresponds to this pad, a tape reverse portion that arranges the semiconductor chip at the lower side of the tape substrate by reversing a wire-bonded base substrate 2, and a mold portion in which a cavity 4e and a positioning pin 4f that positions the base plate after the front and rear are reversed are provided at a die surface 4d of a lower die 4c. In the mold portion, the misalignment of a sealing portion can be prevented by guiding the base plate 2 after the front and rear are reversed with the positioning pin 4f, arranging the semiconductor chip at the cavity 4e, and subsequently performing molding.

COPYRIGHT: (C)2001,JPO

(11)特許出願公開番号

特開2001-148390

(P2001-148390A)

(43)公開日 平成13年5月29日(2001.5.29)

(51) IntCl'

識別記号

FI

テート・ド・(参考)

H01L 21/56

H01L 21/56

T 5 F 0 6 1

審査請求 未請求 請求項の数 8 OL (全 12 頁)

(21)出願番号

特種平11-328801

(22) 出願日

平成11年11月18日(1999. 11. 18)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 倉富 文司

東京都小平市上水本町五丁目20番1号 株
 式会社日立製作所半導体グループ内

(72)発明者 山田 信昭

東京都小平市上水本町五丁目20番1号 株
 式会社日立製作所半導体グループ内

(74) 代理人 100080001

弁理士 筒井 大和

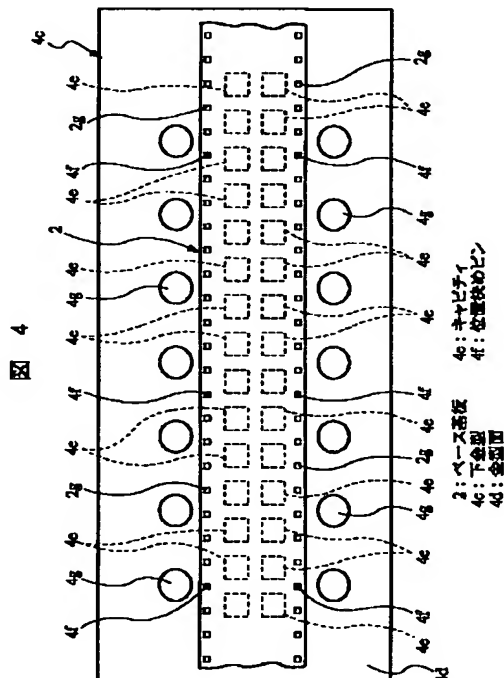
Fターム(参考) 5F061 AA01 BA05 CA21 DA01 DA06
DD04

(54)【発明の名称】 半導体装置の製造方法およびそれに用いられる半導体製造装置

(57) 【要約】

【課題】 半導体装置の外部端子部への異物付着を低減して歩留りの向上を図るとともに、モールド後の外観検査の簡略化を図る。

【解決手段】 複数のテープ基板に半導体チップを搭載するダイボンディング部と、前記半導体チップのパッドとこれに対応する前記テープ基板の基板側電極とを接続する第1および第2ワイヤボンディング部と、ワイヤボンディング済みのベース基板2を反転して前記半導体チップを前記テープ基板の下側に配置させるテープ反転部と、キャビティ4eと表裏面反転後の前記ベース基板を位置決めする位置決めピン4fとが下金型4cの金型面4dに設けられたモールド部とからなり、前記モールド部において、表裏面反転後のベース基板2を位置決めピン4fによって案内してキャビティ4eに前記半導体チップを配置した後モールドを行うことにより、封止部の位置ずれを防ぐことができる。



【特許請求の範囲】

【請求項1】 半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置の製造方法であって、前記半導体チップを支持した前記テープ基板を有するチップ組み立て体を準備する工程と、一対を成すモールド金型の上金型および下金型のうち前記下金型の金型面に設けられた位置決めピンによって前記チップ組み立て体の前記テープ基板を案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置する工程と、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させた後、前記キャビティにモールド樹脂を供給して前記半導体チップをモールドする工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置の製造方法であって、複数の前記テープ基板が繋がって形成されたベース基板を準備する工程と、前記ベース基板における複数の前記テープ基板に前記半導体チップを搭載する工程と、前記テープ基板に前記半導体チップを搭載して形成された複数のチップ組み立て体の前記半導体チップの表面電極とこれに対応する前記テープ基板の基板側電極とをワイヤボンディングによって接続する工程と、ワイヤボンディングを終えた前記ベース基板を反転させて前記テープ基板の表裏面を反転させる工程と、表裏面反転後の前記テープ基板を、一対を成すモールド金型の上金型および下金型のうち前記下金型の金型面に設けられた位置決めピンによって案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置した後、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させ、その後、前記キャビティにモールド樹脂を供給して前記半導体チップをモールドする工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】 請求項2記載の半導体装置の製造方法であって、ワイヤボンディング後に前記テープ基板の表裏面を反転させる際に、前記ベース基板を送りながら捻転させて前記テープ基板を反転させることを特徴とする半導体装置の製造方法。

【請求項4】 請求項2または3記載の半導体装置の製造方法であって、前記ベース基板において複数の前記チップ組み立て体を2列に配置して形成することを特徴とする半導体装置の製造方法。

【請求項5】 請求項1、2、3または4記載の半導体

装置の製造方法であって、前記半導体装置をカード基板に実装して電子カードを組み立てることを特徴とする半導体装置の製造方法。

【請求項6】 半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置の製造に用いられる半導体製造装置であって、一対を成すモールド金型の上金型および下金型のうち前記下金型の金型面に前記半導体装置の封止部に対応したキャビティが形成され、前記下金型の金型面における前記テープ基板の位置決めを行う位置決めピンが前記下金型の金型面に設けられたモールド部を有し、前記モールド部において、前記テープ基板に搭載された前記半導体チップを前記キャビティに配置した後、前記上金型および前記下金型を閉じて前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させて前記キャビティにモールド樹脂を供給して前記半導体チップのモールドを行うことを特徴とする半導体製造装置。

【請求項7】 半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置の製造に用いられる半導体製造装置であって、複数の前記テープ基板が繋がって形成されたベース基板における複数の前記テープ基板に前記半導体チップを搭載するダイボンディング部と、前記テープ基板に前記半導体チップを搭載して形成された複数のチップ組み立て体の前記半導体チップの表面電極とこれに対応する前記テープ基板の基板側電極とを金属のワイヤによって接続するワイヤボンディング部と、ワイヤボンディング済みの前記ベース基板を反転して前記半導体チップを前記テープ基板の下側に配置させるテープ反転部と、一対を成す上金型および下金型からなるモールド金型を備え、前記半導体装置の封止部に対応した形状のキャビティと表裏面反転後の前記ベース基板を位置決めする位置決めピンとが前記下金型の金型面に設けられたモールド部とを有し、前記モールド部において、表裏面反転後の前記ベース基板を位置決めピンによって案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置した後、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させてモールドを行うことを特徴とする半導体製造装置。

【請求項8】 請求項7記載の半導体製造装置であって、前記テープ反転部に、前記ベース基板を送りながら捻転させて前記テープ基板の表裏面を反転させる反転ガイドが設けられていることを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に、テープ基板上にモールドを行って組み立てられる半導体装置の歩留り向上に適用して有効な技術に関する。

【0002】

【従来の技術】以下に説明する技術は、本発明を研究、完成するに際し、本発明者によって検討されたものであり、その概要は次のとおりである。

【0003】カード製品などに実装される薄形の半導体装置では、半導体チップを支持するチップ支持基板としてテープ基板を用いることが多く、このうち、テープ基板にモールドを行って封止部を形成するタイプの半導体装置（テープモールドパッケージともいう）では、複数のテープ基板が繋がった状態のテープ状のベース基板をリールに巻き取って出荷するものもある。

【0004】このようなテープモールドパッケージでは、配線のみが形成されたテープ状のベース基板に対して、ダイボンディング、ワイヤボンディングおよびモールドが1台の半導体製造装置によって一貫して行われ、このような半導体製造装置は組み立てモールド一貫装置（モールドシステムも含む）と呼ばれている。

【0005】なお、種々の組み立てモールド一貫装置については、例えば、株式会社工業調査会、1991年11月22日発行、「超LSI製造・試験装置ガイドブック<1992年版>、電子材料11月号別冊」、103～107頁に記載されている。

【0006】

【発明が解決しようとする課題】ところが、前記した技術の組み立てモールド一貫装置では、テープ状のベース基板が一貫してチップ支持面を上方向に向けた状態で搬送される。これは、ダイボンディング、ワイヤボンディングでは、チップ支持面が上方を向いていないと作業が困難なためであり、したがって、モールド部では、テープ基板の表面側に半導体チップが配置されるため、封止部を形成するキャビティは、上金型に形成されており、テープ基板の片面のみに封止部が形成される片面モールドとなる。

【0007】また、下金型の金型面はテープ基板の裏面側と密着する構造となり、テープ基板の裏面には金属の薄膜層からなる外部端子部が形成されているため、モールドの際の型締め時には、下金型の金型面とテープ基板の裏面の外部端子部とが密着する。

【0008】このような状態でモールドを繰り返すと、上金型のキャビティに付着したモールド樹脂の屑などの異物が下金型の金型面上に落下し、次のモールド時に、下金型の金型面上に落下した異物（前記モールド樹脂の落下屑やテープ基板からの屑など）がテープ基板の裏面の外部端子部に付着し、その結果、外部端子部に損傷が発生して歩留りが低下したり、外部端子部への付着異物

による半導体装置実装不良などの問題が起こる。

【0009】また、前記上金型および下金型からなるモールド金型では、下金型が可動側であり、一方、キャビティが形成された上金型は固定側となっている。さらに、複数のテープ基板が繋がって形成されたベース基板は、下金型の金型面上で搬送される。したがって、下金型側の位置決めによるテープ基板上のモールド領域と上金型のキャビティの位置とにずれが生じることがあり、テープ基板上のモールド領域とずれた箇所に封止部が形成されることがある。

【0010】これにより、半導体装置の外観不良が発生して歩留りが低下したり、また、モールド後の外観検査に時間が掛かるという問題も発生する。

【0011】本発明の目的は、外部端子部への異物付着を低減して歩留りの向上を図るとともに、モールド後の外観検査の簡略化を図る半導体装置の製造方法およびそれに用いられる半導体製造装置を提供することにある。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0013】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0014】すなわち、本発明の半導体装置の製造方法は、半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置のものであり、前記半導体チップを支持した前記テープ基板を有するチップ組み立て体を準備する工程と、一対を成すモールド金型の上金型および下金型のうち前記下金型の金型面に設けられた位置決めピンによって前記チップ組み立て体の前記テープ基板を案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置する工程と、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させた後、前記キャビティにモールド樹脂を供給して前記半導体チップをモールドする工程とを有するものである。

【0015】さらに、本発明の半導体装置の製造方法は、複数の前記テープ基板が繋がって形成されたベース基板を準備する工程と、前記ベース基板における複数の前記テープ基板に前記半導体チップを搭載する工程と、前記テープ基板に前記半導体チップを搭載して形成された複数のチップ組み立て体の前記半導体チップの表面電極とこれに対応する前記テープ基板の基板側電極とをワイヤボンディングによって接続する工程と、ワイヤボンディングを終えた前記ベース基板を反転させて前記テープ基板の表裏面を反転させる工程と、表裏面反転後の前記テープ基板を、一対を成すモールド金型の上金型およ

び下金型のうち前記下金型の金型面に設けられた位置決めピンによって案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置した後、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させ、その後、前記キャビティにモールド樹脂を供給して前記半導体チップをモールドする工程とを有するものである。

【0016】本発明によれば、半導体装置の製造方法のモールド工程において、モールド時に封止部を形成する面がテープ基板の下側となり、外部端子部が配置される面をテープ基板の上側とすることができる。また、モールド樹脂やテープ基板からの屑などの異物は、下金型のキャビティに落下するため、前記異物が上金型の金型面に付着することは阻止できる。

【0017】したがって、モールド時に上金型の金型面と密着する外部端子部に前記異物が付着することを防げ、その結果、半導体装置において外部端子部が損傷することを防止できる。

【0018】これにより、半導体装置の歩留りを向上できるとともに、外部端子部への異物付着による半導体装置実装不良の発生を低減できる。

【0019】また、本発明の半導体製造装置は、半導体チップを支持するチップ支持面と反対側の面に外部端子部が設けられたテープ基板を有する半導体装置の製造に用いられるものであり、一対を成すモールド金型の上金型および下金型のうち前記下金型の金型面に前記半導体装置の封止部に対応したキャビティが形成され、前記下金型の金型面における前記テープ基板の位置決めを行う位置決めピンが前記下金型の金型面に設けられたモールド部を有し、前記モールド部において、前記テープ基板に搭載された前記半導体チップを前記キャビティに配置した後、前記上金型および前記下金型を閉じて前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させて前記キャビティにモールド樹脂を供給して前記半導体チップのモールドを行うものである。

【0020】さらに、本発明の半導体製造装置は、複数の前記テープ基板が繋がって形成されたベース基板における複数の前記テープ基板に前記半導体チップを搭載するダイボンディング部と、前記テープ基板に前記半導体チップを搭載して形成された複数のチップ組み立て体の前記半導体チップの表面電極とこれに対応する前記テープ基板の基板側電極とを金属のワイヤによって接続するワイヤボンディング部と、ワイヤボンディング済みの前記ベース基板を反転して前記半導体チップを前記テープ基板の下側に配置させるテープ反転部と、一対を成す上金型および下金型からなるモールド金型を備え、前記半導体装置の封止部に対応した形状のキャビティと表裏面反転後の前記ベース基板を位置決めする位置決めピンとが前記下金型の金型面に設けられたモールド部とを有

し、前記モールド部において、表裏面反転後の前記ベース基板を位置決めピンによって案内して前記下金型の金型面のキャビティに前記チップ組み立て体の前記半導体チップを配置した後、前記上金型および前記下金型を閉じて前記チップ組み立て体における前記テープ基板の前記チップ支持面と反対側の面を前記上金型の金型面に密着させてモールドを行うものである。

【0021】

【発明の実施の形態】以下、本発明の実施の形態を図面に基いて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0022】図1は本発明の実施の形態の半導体製造装置の一例である組み立てモールド一貫装置の構造を示す構成概略図、図2は図1に示す組み立てモールド一貫装置によって組み立てられる半導体装置の構造の一例を示す図であり、(a)は断面図、(b)は底面図、図3は図1に示す組み立てモールド一貫装置におけるモールド部のモールド金型の構造およびモールド樹脂供給状態の一例を示す拡大断面図、図4は図3に示すモールド金型における下金型の金型面へのベース基板の配置状態の一例を示す部分平面図、図5は図1に示す組み立てモールド一貫装置のテープ反転部における反転ガイドの構造の一例を示す部分斜視図、図6は本発明の半導体装置の製造方法における組み立て手順の一例を示すプロセスフロー図、図7は図6に示す組み立て手順におけるダイシング時のウェハ状態の一例を示す平面図、図8は図1に示す組み立てモールド一貫装置によって組み立てが行われるベース基板上のチップ組み立て体の構造の一例を示す図であり、(a)は部分平面図、(b)は部分側面図、図9は図6に示す組み立て手順におけるモールド後ベーク時のベース基板上のチップ組み立て体の構造の一例を示す図であり、(a)は部分平面図、(b)は部分側面図、図10は本発明の半導体装置の製造方法によって組み立てられた半導体装置が実装された電子カードの構造の一例を示す平面図である。

【0023】本実施の形態の半導体装置の製造方法で用いられる半導体製造装置は、テープ状のフィルム基板であるテープ基板2aが複数繋がって形成された多連のベース基板2に対して、ダイボンディング（ペレットボンディングともいう）、ワイヤボンディングおよびモールドなどの処理を一貫して行う組み立てモールド一貫装置3である。

【0024】すなわち、本実施の形態の半導体製造装置は、半導体装置がテープモールド品である場合に、図1に示すリール11に巻き取られたベース基板2を送り出して、ダイボンディング、ワイヤボンディングおよびモールドなどの処理を一貫して行うものであり、一貫処理の終了後は、再び、ベース基板2をリール11に巻き取ってリール11の状態出荷するものである。

【0025】なお、本実施の形態では、前記半導体装置の一例として、図2に示すようなテープ基板2a上にモールドによる封止部9が形成され、かつテープ基板2aの半導体チップ1を支持するチップ支持面2bと反対側の面である裏面2cに金めっき層2d（外部端子部）が設けられたCOT8（Chip On Tape）の場合を取り上げて説明する。

【0026】さらに、本実施の形態では、図8に示すように、1枚のベース基板2上においてテープ基板2aが2列に配置されている場合を説明する。ただし、ベース

基板2上に配置されるテープ基板2aは、1列であってもよく、また、3列以上の複数列であってもよい。

【0027】図1に示す組み立てモールド一貫装置3の構成は、リール11に巻き取られたベース基板2を送り出すテープ供給部3fと、ベース基板2における複数のテープ基板2a（図8参照）に半導体チップ1を搭載するダイボンディング部3aと、ベース基板2の送りを一時的に停止させて送りを調整するバッファ部3eと、ベース基板2上のテープ基板2aに半導体チップ1を搭載して形成された複数のチップ組み立て体2e（図8参

照）におけるダイボンド状態の外観検査を行うダイボンド外観検査部3jと、図2（a）に示すダイボンド材7を硬化させるベーク部3kと、チップ組み立て体2eにおける半導体チップ1の図2（a）に示すパッド1b（表面電極）とこれに対応するテープ基板2aの基板側電極2fとを金線などの金属のワイヤ6によって接続するワイヤボンディング部である第1ワイヤボンディング部3bおよび第2ワイヤボンディング部3cと、ワイヤボンディング済みのベース基板2を反転して半導体チップ1をテープ基板2aの下側に配置させるテープ反転部3hと、一対を成す図3に示す上金型4aおよび下金型4cからなるモールド金型4を備え、かつ図2に示すCOT8の封止部9に対応した形状のキャビティ4eと表裏面反転後のベース基板2を位置決めする位置決めピン4fとが下金型4cの金型面4dに設けられたモールド部3dと、一貫処理後のベース基板2をリール11に巻き取るテープ収納部3gとからなる。

【0028】さらに、本実施の形態の組み立てモールド一貫装置3は、モールド部3dにおいて、表裏面反転後のベース基板2を図3に示す位置決めピン4fによって

半導体チップ1が配置されるように下金型4cの金型面4dにベース基板2を配置し、かつ、その際、図4に示すように、下金型4cの金型面4dに設けられた位置決めピン4fによってテープ基板2a（図2参照）のスプロケットホール2gを案内してテープ基板2aを送り、これにより、テープ基板2aのモールド領域2h（図8（a）参照）とキャビティ4eとの位置を精度良く合わせるができる。

【0030】なお、図1に示す本実施の形態の組み立てモールド一貫装置3では、図8に示すように、1枚のベース基板2上においてテープ基板2aが2列に配置されているため、第1ワイヤボンディング部3bと第2ワイヤボンディング部3cの2箇所にワイヤボンディング部が設置されているが、ワイヤボンディングの作業のスループットなどを考慮しなければ、前記ワイヤボンディング部は、第1ワイヤボンディング部3bもしくは第2ワイヤボンディング部3cの何れか一方のみであってもよい。

【0031】また、組み立てモールド一貫装置3では、ダイボンディング、ワイヤボンディングおよびダイボンド外観検査などは、ベース基板2におけるテープ基板2aの上側でその作業が行われるが、モールド部3dで行われるモールドについては、下金型4cにキャビティ4eが形成されているため、ベース基板2のテープ基板2aのチップ支持面2bを下側すなわち裏側に向けて下金型4cの金型面4d上に配置しなければならない。

【0032】したがって、図1に示す組み立てモールド一貫装置3においては、第2ワイヤボンディング部3cとモールド部3dとの間にテープ反転部3hが設けられており、このテープ反転部3hで、第2ワイヤボンディング部3cから送られたベース基板2を表裏反転させ、テープ基板2a上に搭載された半導体チップ1を下側に向け、その後、ベース基板2をテープ反転部3hから送り出し、この向きでベース基板2をモールド部3dに供給している。

【0033】なお、テープ反転部3hには、ベース基板2を送りながら捻転させてテープ基板2aの表裏面を反転させる図5に示すような反転ガイド3iが設けられている。

【0034】また、本実施の形態の組み立てモールド一貫装置3では、そのモールド部3dの下金型4cの金型面4dにベース基板2のテープ基板2aを配置する際に、図8（a）に示すテープ基板2aのモールド領域2hをキャビティ4eの位置と合わせるためのガイドとなる位置決めピン4fが、図4に示すように、複数個設けられている。

【0035】この位置決めピン4fは、テープ反転部3hで表裏が反転されてチップ支持面2bが下向きとなって送られてきたベース基板2のスプロケットホール2gに入り込んでベース基板2の移動を案内（ガイド）する

ものであり、ベース基板2の両側部を案内するため、テープ基板2aのモールド領域2h(図8(a)参照)とキャビティ4eとの位置を容易に、かつ精度良く合わせることができる。

【0036】なお、モールド部3dにおけるモールド金型4には、図3に示すように、モールド時に、タブレット状のモールド樹脂5を配置するポット4gや、溶融したモールド樹脂5をポット4gからキャビティ4eに向けて押し出すプランジャ4hなどが設けられている。

【0037】次に、本実施の形態の組み立てモールド一貫装置3によって組み立てられる半導体装置である図2に示すCOT8の構成について説明すると、テープ基板2aの裏面2cには、ベタの金めっき層2dからなる外部端子部が形成されており、例えば、図2(b)に示すように、金めっき層2dが左右に分かれてそれぞれ4分割され、これにより、合計8端子を有する半導体パッケージとなっている。

【0038】また、半導体チップ1は、図2(a)に示すように、その裏面1cが、テープ基板2aのチップ支持面2bにペーストなどの接合材であるダイボンダ材7によって固定されており、この半導体チップ1の主面1aに形成されたパッド1b(表面電極)とこれに対応する基板側電極2fとが金線などのワイヤ6によって電気的に接続されている。

【0039】さらに、半導体チップ1とワイヤ6は、組み立てモールド一貫装置3のモールド部3dで、図3に示すモールド樹脂5によってモールドされて形成された封止部9により樹脂封止されている。

【0040】なお、COT8は、テープ基板2aを用いているため、薄形パッケージに対応したものであり、その厚さは、例えば、1mm以下である。

【0041】そこで、COT8の実装形態の一例を示したものが、図10に示す電子カード10である。

【0042】すなわち、COT8は、非常に薄い半導体パッケージであるため、例えば、電子カード10などへの実装が有効となる。図10に示す電子カード10は、メモリ用チップを有したCOT8をカード基板10aに実装して組み立てたものであり、カード基板10aの表面には帯状の情報読み取り部10bが形成されている。

【0043】次に、本実施の形態の半導体装置の製造方法について説明する。

【0044】本実施の形態では前記半導体装置の製造方法として、図1に示す組み立てモールド一貫装置3を用いて、リール11に巻き取られたベース基板2をリール11から送り出し、このベース基板2におけるテープ基板2aに対して半導体チップ1のダイボンダ材からモールドまでの処理を行った後、再び、ベース基板2をリール11に巻き取って収納するまでを、図6に示すプロセスフロー図にしたがって説明する。

【0045】まず、図6に示すステップS1のダイシ

グを行う。ここでは、図1に示すダイシング装置13を用いて、図7に示すように半導体ウェハ12を個片の半導体チップ1の状態に切断する。

【0046】続いて、複数のテープ基板2aが繋がって形成され、かつリール11に巻き取られたベース基板2を準備し、このリール11を組み立てモールド一貫装置3のテープ供給部3fにセットする。

【0047】なお、リール11に巻き取られたベース基板2における各テープ基板2aの裏面2cには、図8(b)に示すような金めっき層2dが予め形成されている。

【0048】さらに、本実施の形態の半導体装置の製造方法は、ベース基板2において複数のチップ組み立て体2eを2列に配置して形成するものである。

【0049】その後、組み立てモールド一貫装置3を用いて、図8(a)に示すように、ダイボンディングからモールドまでの一貫処理を行う。

【0050】まず、ステップS2に示すダイボンディング(ペレットボンディングともいう)を行う。すなわち、テープ供給部3fにセットされたリール11からベース基板2を送り出し、ベース基板2をダイボンディング部3aに供給する。

【0051】続いて、組み立てモールド一貫装置3のダイボンディング部3aでベース基板2における複数のテープ基板2aにダイボンダ材7を用いて半導体チップ1を搭載する。

【0052】その際、各テープ基板2aの上側からテープ基板2a上に半導体チップ1を載置してこの状態でダイボンダ材7を行う。

【0053】これにより、図8(b)に示すようなチップ組み立て体2eを形成する。

【0054】その後、ステップS3に示す外観検査を行う。

【0055】ここでは、ベース基板2をダイボンダ材7を外観検査部3jに送り、そこで、半導体チップ1のダイボンダ材7の状態を検査する。

【0056】続いて、ステップS4に示すベークを行ってダイボンダ材7を硬化させる。

【0057】なお、この際のベーク温度は、例えば、200℃程度である。

【0058】その後、図1に示すように、ベース基板2をバッファ部3eに送り、そこで、一端、ベース基板2の送りを停止させ、ベース基板2の流れを調整する。

【0059】続いて、ベース基板2を第1ワイヤボンディング部3bに送り、そこで、ステップS5の第1ワイヤボンディングに示すように、2列に配置されたチップ組み立て体2eのうち、一方の列のチップ組み立て体2eに対してその半導体チップ1のパッド1bとこれに対応するテープ基板2aの基板側電極2f(図2(a)参照)とを金線などのワイヤ6を用いたワイヤボンディン

グによって接続する。

【0060】その際、各テープ基板2aのチップ支持面2bを上方向に向けた状態、すなわち、半導体チップ1の主面1aを上方向に向けてワイヤボンディングを行う。

【0061】その後、再び、ベース基板2をバッファ部3eに送り、そこで、再度、ベース基板2の送りを停止させ、ベース基板2の流れを調整する。

【0062】続いて、ベース基板2を第2ワイヤボンディング部3cに送り、そこで、ステップS6の第2ワイヤボンディングに示すように、他方の列のチップ組み立て体2eに対してその半導体チップ1のパッド1bとこれに対応するテープ基板2aの基板側電極2fとを金線などのワイヤ6を用いたワイヤボンディングによって接続する。

【0063】その後、テープ反転部3hにベース基板2を送り、そこで、テープ基板2aの表裏を反転させるテープ反転(ステップS7)を行う。

【0064】すなわち、図1に示すテープ反転部3hにおいて、ワイヤボンディングを終えたベース基板2を反転させてテープ基板2aの表裏面を反転させる。その際、テープ反転部3hに設けられた図5に示す反転ガイド3iにより、ベース基板2を送りながら捻転させてテープ基板2aを反転させる。

【0065】これにより、テープ基板2aの下側に半導体チップ1が配置され、テープ基板2aの裏面2c側、すなわち、金めっき層2dが形成された面が上方を向く。

【0066】その後、半導体チップ1をテープ基板2aの下側に配置した状態でモールド部3dにベース基板2を送り、ステップS8に示すモールドを行う。

【0067】その際、まず、テープ基板2aを、図3に示すモールド金型4の下金型4cに対して、その金型面4dに設けられた位置決めピン4fによってベース基板2(図8(a)参照)のテープ基板2aを案内して金型面4dのキャビティ4eにチップ組み立て体2eの半導体チップ1を配置する。

【0068】すなわち、位置決めピン4fを、テープ反転部3hで表裏が反転されてチップ支持面2bが下向きとなって送られてきたベース基板2のスプロケットホール2gに嵌合してテープ基板2aを案内することにより、ベース基板2の両側部が確実に案内されるため、テープ基板2aのモールド領域2h(図8(a)参照)とキャビティ4eとの位置を容易に、かつ精度良く合わせることができる。

【0069】その後、上金型4aおよび下金型4cを閉じてチップ組み立て体2eにおけるテープ基板2aの裏面2c側の金めっき層2dを上金型4aの金型面4bに密着させる。

【0070】続いて、図3に示すように、プランジャ4hによってモールド樹脂5を押し出して、キャビティ4

eにモールド樹脂5を供給して半導体チップ1およびワイヤ6などをモールドする。なお、モールド時の金型温度は、例えば、180℃程度である。

【0071】これにより、図2(a)に示すような封止部9が形成される。

【0072】その後、型開きを行い、ベース基板2を図1に示すテープ収納部3gに送り、そこで、リール11に巻き取る。

【0073】続いて、組み立てモールド一貫装置3からベース基板2を巻き取ったリール11を取り出し、これを図1に示すベーク装置14に入れ、そこで、モールド樹脂5の硬化であるステップS9に示すベークを行う。

【0074】これにより、ベース基板2上のモールド樹脂5が硬化し、チップ組み立て体2eを図9(a)、(b)に示す状態とすることができる。

【0075】なお、ベース基板2は、リール11に巻き取った状態で出荷する。

【0076】すなわち、個々のCOT8のテープ基板2aがベース基板2として繋がった状態でリール11ごと出荷する。

【0077】ただし、ベース基板2をリール11から送り出して、個々のCOT8に切断して、図2に示す個々のCOT8を形成し、これを半導体パッケージとして出荷してもよい。

【0078】本実施の形態の半導体装置の製造方法およびそれに用いられる半導体製造装置によれば、以下のような作用効果が得られる。

【0079】すなわち、半導体装置の製造工程のモールド工程において、下金型4cにキャビティ4eが設けられ、かつワイヤボンディング後のベース基板2におけるテープ基板2aを反転させて半導体チップ1をキャビティ4eに配置してモールドを行うことにより、モールド時に封止部9を形成する面がテープ基板2aの下側となり、外部端子部である金めっき層2dが配置される面(裏面2c)をテープ基板2aの上側とすることができる。

【0080】また、モールド樹脂5やテープ基板2aからの屑などの異物は、下金型4cのキャビティ4eに落下するため、前記異物が上金型4aの金型面4bに付着することは阻止できる。

【0081】したがって、モールド時に上金型4aの金型面4bと密着する金めっき層2d(外部端子部)に前記異物が付着することを防ぎ、その結果、COT8において金めっき層2dが損傷することを防止できる。

【0082】これにより、COT8の歩留りを向上できるとともに、金めっき層2dへの異物付着によるCOT8実装不良の発生を低減できる。

【0083】また、モールド時にテープ基板2aを位置決めする位置決めピン4fとキャビティ4eとが両者とも下金型4cの金型面4dに設けられていることによ

10

20

30

40

50

り、封止部9を形成する面とテープ基板2aを配置する面とを下金型4cの同一の金型面4dとすることができる。

【0084】その結果、テープ基板2aにおけるモールド領域2hとキャビティ4eとの位置決めを精度良く行うことができる。

【0085】これにより、テープ基板2aのモールド領域2hとキャビティ4eの位置とにずれが生じることを防止でき、その結果、テープ基板2aのモールド領域2hに精度良く封止部9を形成することができる。

【0086】したがって、封止部9の位置ずれによるCOT8（半導体装置）の外観不良の発生を低減することができ、その結果、COT8の歩留り向上を図ることができる。

【0087】また、封止部9の位置ずれによる外観不良の発生を低減できるため、その結果、モールド後のベース基板2におけるCOT8（チップ組み立て体2e）の外観検査に費やす時間を低減できるとともに、モールド後のCOT8（チップ組み立て体2e）の外観検査の簡略化を図ることが可能になる。

【0088】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0089】例えば、前記実施の形態においては、テープ反転部3hにおける反転ガイド3iが、ベース基板2を送りながら捻転させてベース基板2の表裏を反転させるものであったが、反転ガイド3iは、ベース基板2を送りながら捻転させて表裏を反転させるガイド以外のものであってもよく、ベース基板2の送りを一端停止してその表裏をひっくり返すものなどであってもよい。

【0090】すなわち、下金型4cのキャビティ4eにベース基板2上のチップ組み立て体2eを配置する前に、結果的に、ベース基板2の表裏をひっくり返すことが可能な部材であればよい。

【0091】また、前記実施の形態では、半導体装置（半導体パッケージ）がCOT8の場合について説明したが、前記半導体装置は、テープモールドパッケージであれば、COT8以外の半導体装置であってもよい。

【0092】さらに、前記実施の形態では、半導体製造装置が組み立てモールド一貫装置3の場合について説明したが、前記半導体製造装置は、前記テープモールドパッケージのモールドを行うことが可能で、かつ図4に示すようなキャビティ4eと位置決めピン4fとが設けられた下金型4cを備えたモールド部3dと、モールド前にテープ基板2aの表裏を反転させるテープ反転部3hとを有した半導体製造装置であれば、前記組み立てモールド一貫装置3以外の他の半導体製造装置であってもよい。

【0093】また、図1に示す組み立てモールド一貫装置3のモールド部3dにおいて、上金型4aの金型面4bにフィルムシートを配置して、COT8の外部端子部である金めっき層2dを型締め時に前記フィルムシートに密着させてモールドを行ってもよい（このようなフィルムシートを用いたモールドをラミネートモールドという）。

【0094】前記フィルムシートを金めっき層2dに密着させてモールドを行うことにより、金めっき層2dをさらに保護することができ、その結果、COT8における金めっき層2dの損傷を低減して、COT8の歩留りを向上できる。

【0095】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0096】（1）．半導体装置の製造工程のモールド工程において、下金型にキャビティが設けられ、かつワイヤボンディング後のテープ基板を反転させて半導体チップをキャビティに配置してモールドを行うことにより、モールド樹脂やテープ基板からの屑などの異物は、下金型のキャビティに落下するため、モールド時に上金型の金型面と密着する外部端子部に前記異物が付着することを防ぎ、その結果、半導体装置において外部端子部が損傷することを防止できる。これにより、半導体装置の歩留りを向上できるとともに、外部端子部への異物付着による半導体装置実装不良の発生を低減できる。

【0097】（2）．モールド時にテープ基板を位置決めする位置決めピンとキャビティとが両者とも下金型の金型面に設けられていることにより、封止部を形成する面とテープ基板を配置する面とを下金型の同一の金型面とすることができる。これにより、テープ基板のモールド領域とキャビティの位置とにずれが生じることを防止でき、したがって、封止部の位置ずれによる半導体装置の外観不良の発生を低減することができ、その結果、半導体装置の歩留り向上を図ることができる。

【0098】（3）．封止部の位置ずれによる外観不良の発生を低減できるため、その結果、モールド後の半導体装置の外観検査に費やす時間を低減できるとともに、モールド後の半導体装置の外観検査の簡略化を図ることが可能になる。

【図面の簡単な説明】

【図1】本発明の実施の形態の半導体製造装置の一例である組み立てモールド一貫装置の構造を示す構成概略図である。

【図2】（a）、（b）は図1に示す組み立てモールド一貫装置によって組み立てられる半導体装置の構造の一例を示す図であり、（a）は断面図、（b）は底面図である。

【図3】図1に示す組み立てモールド一貫装置における

モールド部のモールド金型の構造およびモールド樹脂供給状態の一例を示す拡大部分断面図である。

【図4】図3に示すモールド金型における下金型の金型面へのベース基板の配置状態の一例を示す部分平面図である。

【図5】図1に示す組み立てモールド一貫装置のテープ反転部における反転ガイドの構造の一例を示す部分斜視図である。

【図6】本発明の半導体装置の製造方法における組み立て手順の一例を示すプロセスフロー図である。

【図7】図6に示す組み立て手順におけるダイシング時のウェハ状態の一例を示す平面図である。

【図8】(a)、(b)は図1に示す組み立てモールド一貫装置によって組み立てが行われるベース基板上的チップ組み立て体の構造の一例を示す図であり、(a)は部分平面図、(b)は部分側面図である。

【図9】(a)、(b)は図6に示す組み立て手順におけるモールド後ベーク時のベース基板上的チップ組み立て体の構造の一例を示す図であり、(a)は部分平面図、(b)は部分側面図である。

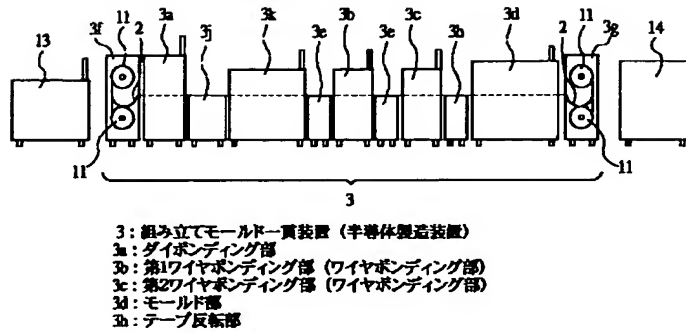
【図10】本発明の半導体装置の製造方法によって組み立てられた半導体装置が実装された電子カードの構造の一例を示す平面図である。

【符号の説明】

- | | |
|-------------------|-------------------------------|
| 1 半導体チップ | 2 h モールド領域 |
| 1 a 主面 | 3 組み立てモールド一貫装置 (半導体製造装置) |
| 1 b パッド (表面電極) | 3 a ダイボンディング部 |
| 1 c 裏面 | 3 b 第1ワイヤボンディング部 (ワイヤボンディング部) |
| 2 ベース基板 | 3 c 第2ワイヤボンディング部 (ワイヤボンディング部) |
| 2 a テープ基板 | 3 d モールド部 |
| 2 b チップ支持面 | 3 e バッファ部 |
| 2 c 裏面 (反対側の面) | 10 3 f テープ供給部 |
| 2 d 金めっき層 (外部端子部) | 3 g テープ収納部 |
| 2 e チップ組み立て体 | 3 h テープ反転部 |
| 2 f 基板側電極 | 3 i 反転ガイド |
| 2 g スプロケットホール | 3 j ダイボンド用外観検査部 |
| | 3 k ベーク部 |
| | 4 モールド金型 |
| | 4 a 上金型 |
| | 4 b 金型面 |
| | 4 c 下金型 |
| | 20 4 d 金型面 |
| | 4 e キャビティ |
| | 4 f 位置決めピン |
| | 4 g ボット |
| | 4 h プランジャ |
| | 5 モールド樹脂 |
| | 6 ワイヤ |
| | 7 ダイボンド材 |
| | 8 COT (半導体装置) |
| | 9 封止部 |
| | 30 10 電子カード |
| | 10 a カード基板 |
| | 10 b 情報読み取り部 |
| | 11 リール |
| | 12 半導体ウェハ |
| | 13 ダイシング装置 |
| | 14 ベーク装置 |

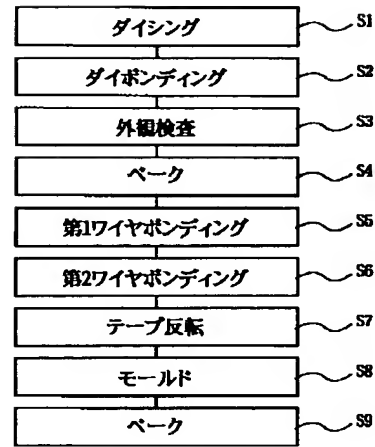
【図1】

図 1



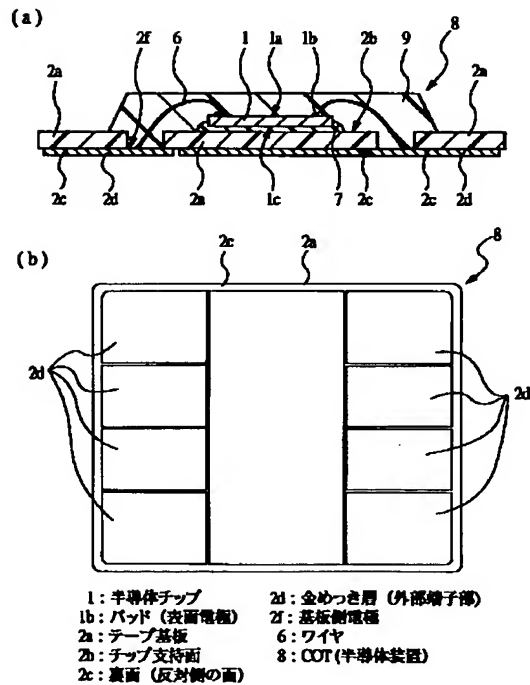
【図6】

図 6



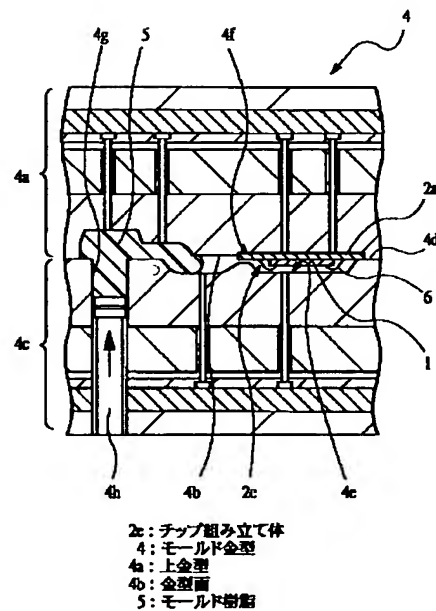
【図2】

図 2



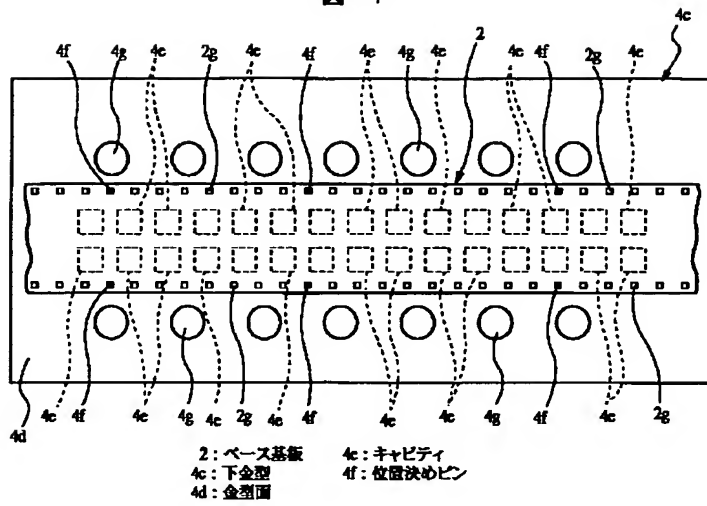
【図3】

図 3



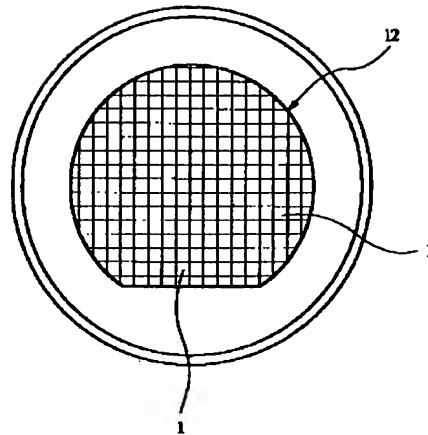
【図4】

図 4



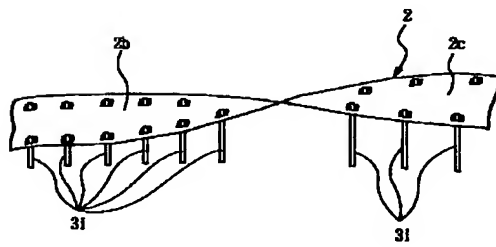
【図7】

図 7



【図5】

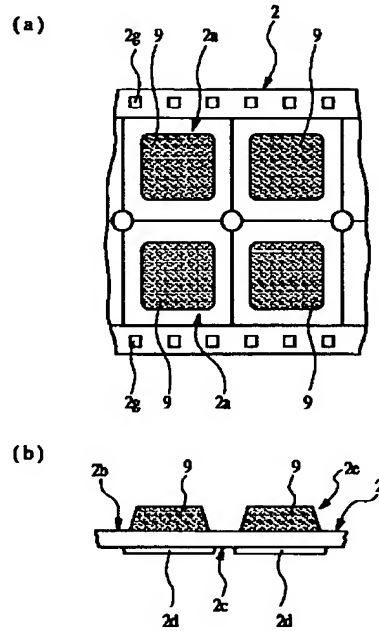
図 5



31: 反転ガイド

【図9】

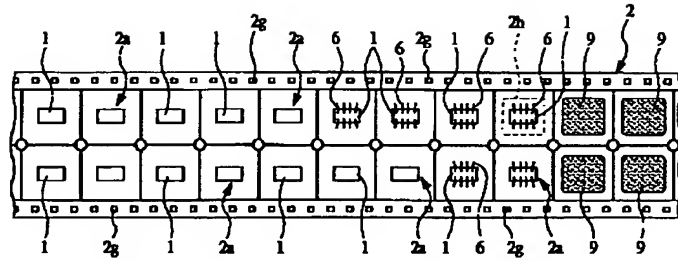
図 9



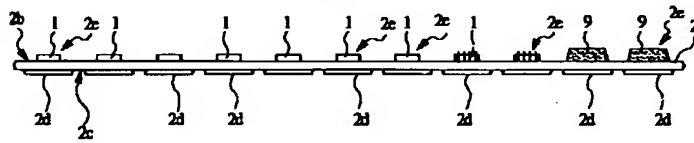
【図8】

図 8

(a)

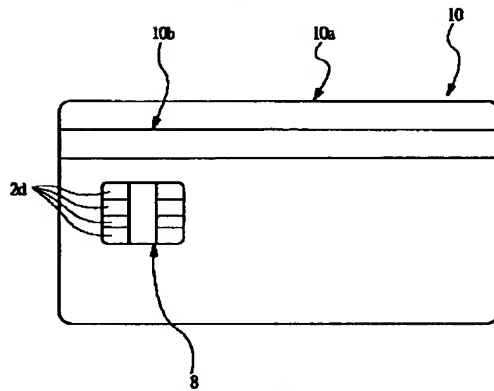


(b)



【図10】

図 10



10: 電子カード
10a: カード基板